Instituto Tecnológico y de Estudios Superiores de Occidente
Departamento de Electrónica, Sistemas e Informática

Protocolo del Proyecto de Investigación de Instalación

Métodos de Mapeo Espacial Neural para el Diseño Orientado a la Manufactura de Dispositivos Electrónicos de Alta Velocidad

Dr. José Ernesto Rayas Sánchez

Aprobado por CONACYT
(No. de Referencia: I39341-A)

Diciembre 2001

PROTOCOLO DEL PROYECTO DE INVESTIGACIÓN DE INSTALACION

Métodos de Mapeo Espacial Neural para el Diseño Orientado a la Manufactura de Dispositivos Electrónicos de Alta Velocidad

Dr. José Ernesto Rayas Sánchez

ANTECEDENTES CIENTÍFICOS

El diseño asistido por la computadora (CAD, por sus siglas en inglés) de circuitos electrónicos ha experimentado una evolución espectacular, desde un conjunto de algoritmos y simuladores rudimentarios y de propósito específico, hasta el desarrollo de una variedad de sistemas de software de propósito general, altamente flexibles e interactivos, con impresionantes capacidades de visualización.

Los primeros esfuerzos por utilizar la computadora como herramienta de diseño fueron hechos en el área de síntesis de filtros [1]. A mediados de los años cincuentas se desarrollaron un conjunto de técnicas exitosas de diseño. Aaron [2] propuso por primera vez el uso de mínimos cuadrados para la implementación de funciones de transferencia que aproximan un conjunto dado de especificaciones de diseño. Desoer y Mitra [3], Calahan [4] y Smith y Temes [5] realizaron contribuciones históricas al desarrollo de métodos iterativos de optimización para clases específicas de filtros, siguiendo la filosofía de Aaron.

Al mismo tiempo que las técnicas de síntesis estaban siendo desarrolladas, el área de simulación de circuitos experimentaba avances significativos. Simuladores de circuitos lo suficientemente genéricos eran indispensables para demostrar que la computadora podía ser una herramienta eficiente de diseño. Los primeros intentos de simulación de circuitos mediante la computadora se limitaron a más o menos implementar métodos estándares de análisis de redes. Aparecieron entonces los primeros programas de simulación de propósito general: TAP [6], CORNAP [7], ECAP [8] and AEDNET [9].

Con los avances en las técnicas de Matrices Ralas, en los métodos de Integración Numérica, en los métodos para el cálculo de sensibilidad (técnica de la Red Adjunta), y en las técnicas para formular las ecuaciones del circuito (Análisis Nodal Modificado), los primeros programas de simulación computacionalmente eficientes aparecieron: ECAP-II [10], SLIC [11] y CANCER [12]. A partir de éste último evolucionó, a mediados de los setentas, SPICE [13-15], el cual se convirtió en el más popular de los simuladores de circuitos de propósito general [16].

En paralelo al desarrollo del modelado, simulación y optimización de circuitos, el área del electromagnetismo numérico estaba emergiendo. Los métodos de mayor trascendencia en el área del electromagnetismo computacional fueron propuestos a

finales de los sesentas y principios de los setentas: el Método de Diferencias Finitas en el Dominio del Tiempo [17], el Método de Momentos [18], el Método del Elemento Finito [19], y el Método de la Matriz de Líneas de Transmisión [20].

La creciente accesibilidad a computadoras personales de bajo costo y alto rendimiento que se experimentó durante los ochentas y noventas, así como el continuo progreso en técnicas numéricas y en ingeniería de software, convirtieron a los sistemas de CAD en herramientas de trabajo cotidiano para la mayoría de los diseñadores electrónicos. Esta explosión de herramientas de software evolucionó en tres avenidas relativamente separadas: CAD de baja frecuencia en modo mezclado, CAD analógico para alta frecuencia, y CAD electromagnético.

La simulación en modo mezclado surgió a principios de los ochentas como una alternativa para aumentar la velocidad de simulación de los circuitos de alta escala de integración [21]. En la simulación de modo mezclado, una parte del circuito se simula a nivel eléctrico mientras que otra parte se simula a nivel lógico [22-24]. En nuestros días, la arena del CAD de baja frecuencia en modo mezclado típicamente incluye las áreas de lenguajes de diseño digital (VHDL, Verilog, etc), herramientas de diseño analógico/digital, diseño de circuitos integrados digitales, modelado de dispositivos activos, diseño de circuitos integrados de aplicación específica (ASICs), diseño de dispositivos lógicos programables (PLDs/FPGAs), diseño de circuitos impresos, co-diseño y co-verificación de hardware y software. Todas estas herramientas de CAD han sido moldeadas significativamente por las necesidades de la industria de los circuitos integrados, y usualmente son referidas como herramientas de diseño electrónico automatizado (EDA). Un análisis y proyección de ésta arena puede consultarse en [25-27].

La arena del CAD analógico para alta frecuencia se ha enfocado hacia el desarrollo de herramientas de diseño circuitales para una operación flexible y de alta interactividad con el usuario. Estas herramientas usualmente proveen de capacidades para el modelado de dispositivos basado en aproximaciones quasi-estáticas, simulación de circuitos lineales y no-lineales, análisis en el dominio de la frecuencia, análisis en el domino del tiempo en estado estable, y análisis en régimen transitorio. Algunas de ellas también proveen de capacidades de interfase a simuladores electromagnéticos para la verificación de diseño y optimización. Algunos ejemplos de esta familia de herramientas CAD son Touchstone [28], Super-Compact [29], OSA90 [30] and Transim [31].

La arena de los simuladores electromagnéticos evolucionó en cuatro diferentes clases: bidimensionales, tridimensionales planares (lateralmente abiertos y de caja cerrada) y tridimensionales de geometría arbitraria. Una excelente revisión de las herramientas CAD de simulación electromagnética disponibles comercialmente puede consultarse en [32-34].

Las necesidades de la industria de las microondas y de la electrónica inalámbrica moldeó significativamente la evolución de las herramientas de CAD para el diseño

electromagnético y circuital en alta frecuencia. Estructuras microonda trabajando a frecuencias cada vez más altas han hecho que los modelos clásicos sean cada vez menos confiables para predecir el comportamiento de los componentes manufacturados. Tecnologías microonda emergentes, tales como las guías de onda coplanares (CPW), los circuitos microcinta multicapa, y las antenas en circuitos integrados, han presionado hacia el desarrollo de modelos basados en electromagnetismo de onda completa. Especificaciones de diseño sumamente demandantes combinadas con la necesidad de acortar los tiempos de desarrollo de los productos de la industria de los inalámbricos ha demandado el desarrollo de sofisticados algoritmos de diseño basados en métodos de optimización.

El rápido crecimiento de la industria de las telecomunicaciones y de la electrónica de alta velocidad está demandando de una mayor integración entre las anteriores tres arenas de CAD. El diseño electrónico asistido por la computadora está demandando ahora de una metodología más holística, debido al hecho de que las velocidades de conmutación de la circuitería digital está ahora en el rango de las microondas, y debido al hecho de que ahora los módulos de radio frecuencia forman parte integral de algunos sistemas digitales sobre un mismo circuito integrado. Adicionalmente, las consideraciones térmicas y mecánicas están impactando cada vez más el proceso de diseño, presionando aún más hacia este acercamiento más multidisciplinar e interrelacionado para el futuro diseño electrónico automatizado.

En 1993 emergió una nueva tendencia que se ha ido consolidando en el CAD para la tecnología de microondas y ondas milimétricas: la explotación de las redes neuronales artificiales (RNA) para el uso eficiente de simuladores electromagnéticos [35-36]. Por otro lado, y de manera independiente, el Mapeo Espacial surgió en 1994 como una técnica innovadora para el diseño automatizado de circuitos microonda que combina la exactitud de los simuladores electromagnéticos con la velocidad de los simuladores circuitales [37].

Mi línea de interés en investigación se enfoca hacia el desarrollo de métodos y técnicas novedosas para el modelado, diseño y optimización, asistido por la computadora, de circuitos y dispositivos electrónicos empleando el Mapeo Espacial y las Redes Neuronales Artificiales. Estas dos tecnologías fueron por primera vez combinadas en mis trabajos de investigación que realicé en la Universidad McMaster, en los cuales se desarrollaron un conjunto de métodos aplicables al modelado y diseño de circuitos microonda [38]. En el trabajo de investigación que desarrollaré en el Departamento de Electrónica, Sistemas e Informática del ITESO planeo, por un lado, madurar y extender la teoría que al respecto he escrito hasta ahora y, por otro lado, aplicar estas metodologías a otros campos de la ingeniería electrónica, y quizá a otras ingenierías.

En particular, en este proyecto de investigación se busca desarrollar un método para el diseño estadístico de circuitos microonda, orientado a la manufactura, basado en el Mapeo Espacial Neural, que tome en cuenta tolerancias realistas de fabricación de los componentes; también se pretende implementar el algoritmo de Mapeo Espacial

Agresivo utilizando el paso de Broyden y la extracción estadística de parámetros, y

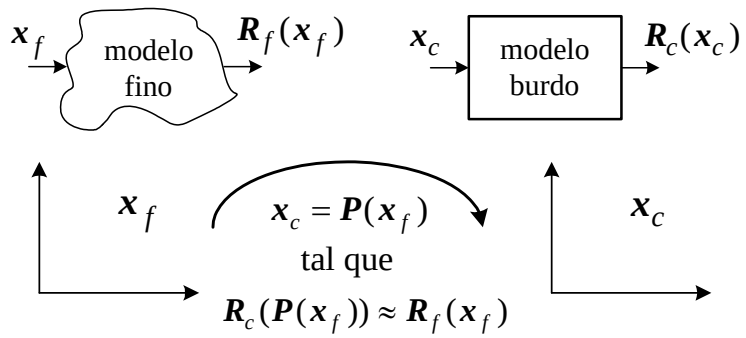

Fig. 1. Concepto del Mapeo Espacial.

finalmente comparar éste algoritmo con el algoritmo de optimización de Mapeo Espacial Neural Inverso.

MARCO TEÓRICO

El Concepto de Mapeo Espacial

El Mapeo Espacial es una técnica novedosa para el diseño óptimo de circuitos microonda que combina la eficiencia computacional de los modelos burdos con la exactitud de los modelos finos. Los modelos burdos son típicamente circuitos equivalentes u otras aproximaciones quasi-estáticas del dispositivo: son sumamente eficientes desde el punto de vista computacional, pero generalmente tienen un rango de validez muy limitado, fuera del cual la simulación suele ser demasiado inexacta. Por otro lado, los modelos finos son típicamente simuladores electromagnéticos de onda completa, los cuales son muy exactos pero computacionalmente muy intensivos. El Mapeo Espacial busca establecer una liga matemática entre ambos modelos, que permita dirigir la gran mayoría de las evaluaciones al modelo burdo y preservar la exactitud y confiabilidad del modelo fino.

Sean $\boldsymbol{x}_c$ y $\boldsymbol{x}_f$ los vectores que contienen los parámetros de diseño del modelo burdo y del modelo fino, respectivamente, y sean $\boldsymbol{R}_c(\boldsymbol{x}_c)$ y $\boldsymbol{R}_f(\boldsymbol{x}_f)$ los vectores que contienen las respuestas correspondientes. $\boldsymbol{R}_c$ es mucho más rápido de calcular pero menos exacto que $\boldsymbol{R}_f$. Como se ilustra en la Fig. 1, el propósito del Mapeo Espacial es encontrar una función de mapeo $\boldsymbol{P}$ del espacio de entrada del modelo fino al espacio de entrada del modelo burdo

$$\boldsymbol{x}_c = \boldsymbol{P}(\boldsymbol{x}_f) \tag{1}$$

tal que

$$\boldsymbol{R}_c(\boldsymbol{P}(\boldsymbol{x}_f)) \approx \boldsymbol{R}_f(\boldsymbol{x}_f) \tag{2}$$

Una vez que alguna función de mapeo $\boldsymbol{P}$ válida en la región de interés es encontrada, el modelo burdo mapeado puede utilizarse para simulaciones rápidas y precisas en dicha región.

El Mapeo Espacial fue originalmente propuesto por Bandler et. al. [37], y ha encontrado un gran número de aplicaciones prácticas en el diseño y modelado, basado en electromagnetismo, de circuitos microonda [39- 47].

El Mapeo Espacial Explotando las RNA

Es bien conocido que la habilidad para aprender y generalizar a partir de datos, la naturaleza no-lineal de su procesamiento, y su estructura masivamente paralela, hacen de las RNA un medio particularmente adecuado para modelar relaciones multidimensionales altamente no-lineales. En el Mapeo Espacial Neural la idea fundamental es implementar la función de mapeo $\boldsymbol{P}$ del modelo fino al modelo burdo mediante una RNA. La implementación de $\boldsymbol{P}$ con la red neuronal puede hacerse en una variedad de formas. El conocimiento implícito en el modelo burdo permite entrenar la red neuronal con un conjunto muy reducido de muestras de aprendizaje, e igualmente permite utilizar una RNA de muy baja complejidad, lo cual a su vez favorece su habilidad para generalizar.

Las técnicas de Mapeo Espacial Neural han sido aplicadas exitosamente tanto para el modelado [48 -53] como para el diseño óptimo [54 -57] de dispositivos microonda utilizando simuladores electromagnéticos. En particular, el concepto de neuromodelado basado en mapeo espacial de parámetros físicos de diseño se ilustra en la Fig. 2. En este caso, el objetivo es encontrar el valor óptimo de los parámetros internos de la red neuronal tal que las respuestas del modelo burdo sean lo más cercanas posible a las respuestas del modelo fino. Una manera de hacerlo es resolviendo el siguiente problema de optimización

$$\min_{\boldsymbol{w}} \left\| [\boldsymbol{e}_1^T \quad \boldsymbol{e}_2^T \quad \cdots \quad \boldsymbol{e}_l^T]^T \right\| \tag{3}$$

donde $\boldsymbol{w}$ representa al vector que contiene los parámetros internos de la RNN $\boldsymbol{P}$ (pesos, polarizaciones, etc.), seleccionados como variables de optimización, l es el número total de muestras de aprendizaje o entrenamiento, y $\boldsymbol{e}_k$ es el vector de error dado por

$$\boldsymbol{e}_k = \boldsymbol{R}_f(\boldsymbol{x}_{f_i}, \omega_j) - \boldsymbol{R}_c(\boldsymbol{x}_c, \omega_j) \tag{4}$$

$$\boldsymbol{x}_c = \boldsymbol{P}(\boldsymbol{x}_{f_i}) \tag{5}$$

con

$$i = 1, \ldots, B_p \tag{6}$$

$$j = 1, \ldots, F_p \tag{7}$$

$$k = j + F_p (i - 1) \tag{8}$$

donde B_p es el número total de puntos base para los parámetros de diseño, F_p es el número total de puntos de frecuencia por barrido y ω_j son las frecuencias de operación. Las características específicas de (5) dependen del paradigma elegido para la RNN, cuyos parámetros internos están en $\boldsymbol{w}$. Generalmente, (5) es implementada con perceptrones de 3 capas.

Se han desarrollado un número importante de métodos para implementar el mapa $\boldsymbol{P}$ de forma que el conocimiento implícito del modelo burdo se aproveche eficientemente (e.g. [50]). Sin embargo, hasta ahora todos estos métodos, tanto para modelado como para diseño, consideran que la respuesta de los modelos burdo y fino son lineales y están en el dominio de la frecuencia. No se han investigado aún métodos de Mapeo Espacial Neural para el dominio del tiempo (análisis transitorio) ni para circuitos no lineales en el dominio de la frecuencia (balance de harmónicos). Tampoco se han publicado trabajos donde se demuestre la explotación de ésta técnicas para el diseño orientado a la manufactura. Igualmente, no se han publicado estudios comparativos de la convergencia entre algoritmos de mapeo espacial lineal y neural.

OBJETIVOS Y METAS

Al finalizar este proyecto de investigación de instalación se pretenden obtener los siguientes logros académicos:

1. Desarrollar un método para el diseño estadístico de circuitos microonda, orientado a la manufactura, basado en el Mapeo Espacial Neural, que tome en cuenta tolerancias realistas de fabricación de los componentes. Publicar un artículo en extenso sobre estos resultados en una revista internacional con arbitraje riguroso.
2. Implementar el algoritmo de Mapeo Espacial Agresivo utilizando el paso de Broyden

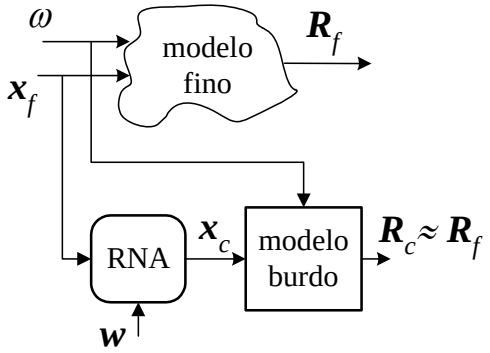

Fig. 2. Concepto del neuromodelado basado en mapeo espacial.

y la extracción estadística de parámetros. Comparar éste algoritmo con el algoritmo de optimización de Mapeo Espacial Neural Inverso. Presentar en un congreso de reconocido prestigio los resultados de este estudio comparativo, y someter un artículo en extenso para su publicación en alguna revista internacional con arbitraje riguroso.

METODOLOGÍA

La metodología general para el desarrollo de este proyecto de investigación de instalación consiste fundamentalmente de los siguientes procesos:

1. Revisión del estado del arte. Para ello se recurrirá fundamentalmente a las revistas internacionales más prestigiadas en el medio y sus archivos digitales, así como al uso de bases de datos científicas (Current Contents, Proquest Direct, EBSCOhost, Scirus, IEEExplore etc.).
2. Desarrollo inicial de experimentos. Aquí se recurrirá a la implementación de algoritmos en computadora, utilizando como herramienta básica para prototipos el Matlab™. Así mismo se recurrirá al uso intensivo de simuladores de circuitos, tanto circuitales (Spice, Transim, OSA90™ o ADS™) como electromagéticos (***em***™ de Sonnet, o HFSS™, etc.).
3. Afinación de hipótesis y de desarrollos teóricos. En esta fase se revisan las apuestas fundamentales que se desean verificar, se escribe la teoría básica de la contribución o propuesta, y se realizan las demostraciones matemáticas pertinentes.
4. Desarrollo de casos de estudios. En esta fase se desarrollan los ejemplos de aplicación de la contribución teórica formulada, se registran los resultados experimentales obtenidos y se hacen las comparaciones pertinentes.
5. Formulación de conclusiones. Finalmente se documentan las inferencias basadas en el trabajo realizado, tanto en cuanto a la teoría como en cuanto a los resultados experimentales, se registran los aspectos a mejorar y/o profundizar, y se trazan las áreas de oportunidad para futuros trabajos de investigación.
6. Divulgación. Por último, se redactan los reportes internos finales y se preparan los artículos para publicación siguiendo los formatos requeridos. Así mismo, se diseñan las presentaciones necesarias para los congresos elegidos.

Parte de la estrategia general de trabajo será el involucrar a alumnos de la Maestría en Electrónica Industrial del ITESO en el proyecto de investigación. Se tiene contemplado además colaborar en investigación con otros académicos del Laboratorio de Simulación y Optimización de Sistemas de la Universidad McMaster (Hamilton, Ontario, Canadá), así como del Departamento de Electrónica de la Universidad Carleton (Ottawa, Ontario, Canadá). Se iniciará también la colaboración en investigación con los propios profesores del Departamento de Electrónica, Sistemas e Informática del ITESO.

INFRAESTRUCTURA Y APOYO TÉCNICO DISPONIBLE

La infraestructura experimental necesaria para la realización de este proyecto de investigación de instalación consiste fundamentalmente en una computadora PC de alto rendimiento y software.

La computadora puede tener las siguientes especificaciones técnicas (o superiores): Pentium a 1.5 GHz, 512M RAM, 20G de disco duro, monitor de color de 17", CD-RW. Esta computadora será adquirida con los recursos asignados al proyecto (ver sección de Requerimientos Financieros en la base de datos del proyecto). La computadora será útil tanto para éste proyecto como para futuros proyectos de investigación en la misma línea.

En relación al software se requiere:

Matlab 6 (full versión), incluyendo el Matlab Compiler, Librería de C/C++ y de gráficos, así como las herramientas para redes neurales y para optimización. Las herramientas de Matlab serán adquiridas con de los recursos financieros que se asignen a este proyecto (ver sección de Requerimientos Financieros en la base de datos del proyecto).

Sonnet Suite 7.0 Level 2 Basic, el cual será adquirido con de los recursos financieros que se asignen a este proyecto (ver sección de Requerimientos Financieros en la base de datos del proyecto).

OSA90™, el cual será utilizado sin costo gracias a la colaboración en investigación que actualmente se mantiene con el Laboratorio de Simulación y Optimización de Sistemas de la Universidad McMaster (Hamilton, Ontario, Canadá)

Spice3F4, en su versión de dominio público.

TopSpice para windows, con el objeto de hacer simulación analógica de modo comportamiento. Éste será adquirido con los recursos asignados al proyecto (ver sección de Requerimientos Financieros en la base de datos del proyecto).

Adobe Acrobat, para la elaboración de reportes técnicos en formato pdf. Éste será adquirido con los recursos asignados al proyecto (ver sección de Requerimientos Financieros en la base de datos del proyecto).

Visio, para la elaboración de esquemáticos necesarios en la documentación. Éste será adquirido con los recursos asignados al proyecto (ver sección de Requerimientos Financieros en la base de datos del proyecto).

Software convencional de oficina (procesador de palabras, procesador de presentaciones, administrador de correos, etc.). Ya se cuenta actualmente con este software.

Con respecto al apoyo técnico disponible, como ya se mencionó anteriormente en la sección de metodología, se mantendrá colaboración en investigación con otros académicos del Laboratorio de Simulación y Optimización de Sistemas de la

Universidad McMaster (Hamilton, Ontario, Canadá), en partircular con el Dr. John W. Bandler, así como del Departamento de Electrónica de la Universidad Carleton (Ottawa, Ontario, Canadá), en particular con el Dr. Q.J. Zhang. Durante este primer año de instalación en el ITESO, también se planea iniciar cierta colaboración en investigación con algunos académicos de tiempo completo del Departamento de Electrónica, Sistemas e Informática, aunque esta colaboración se verá materializada en otros proyectos de investigación, posteriores al que aquí se plantea. Igualmente, se procurará involucrar algunos estudiantes de la maestría en electrónica industrial del ITESO.

CALENDARIO DE ACTIVIDADES POR CUATRIMESTRE

A continuación se describen de manera general las principales actividades a realizar en cada cuatrimestre del proyecto. Se excluyen las actividades relacionadas con docencia. Las actividades planteadas no se realizan en estricto orden secuencial, sino admitiendo cierto grado de paralelismo y retroalimentación.

Primer Cuatrimestre

- Formulación del protocolo de investigación para el CONACYT
- Formulación de la solicitud de repatriación al CONACYT
- Formulación del proyecto de investigación de instalación
- Revisión del estado del arte sobre diseño estadístico basado en simulación electromagnética
- Desarrollo inicial de experimentos sobre diseño estadístico basado en simulación electromagnética
- Revisión de la hipótesis inicial sobre el uso de neuromodelos basados en mapeo espacial para el diseño estadístico

Segundo Cuatrimestre

- Desarrollo de casos prácticos de diseño estadístico de circuitos microonda basado en electromagnetismo
- Formulación del planteamiento teórico del diseño estadístico basado en electromagnetismo usando métodos de mapeo espacial neural
- Elaboración de reportes internos

Tercer Cuatrimestre

- Redacción del primer artículo de divulgación y envío para su evaluación y publicación
- Implementación del algoritmo de Mapeo Espacial Agresivo utilizando el paso de Broyden y la extracción estadística de parámetros

Desarrollo inicial de casos para comparar el Mapeo Espacial Agresivo utilizando el paso de Broyden y la extracción estadística de parámetros con el Mapeo Espacial Neural Inverso

Redacción de conclusiones iniciales sobre el estudio comparativo

Cuarto y Último Cuatrimestre

Elaboración de reportes internos

Redacción del segundo artículo de divulgación y envío para su evaluación y publicación

Redacción y envío de los reportes académico y financiero finales del proyecto para el CONACYT.

FORMACIÓN DE RECURSOS HUMANOS

Como ya se mencionó, se tiene contemplado involucrar a estudiantes de la maestría en electrónica industrial del ITESO en el desarrollo de este proyecto. Adicionalmente, estaré impartiendo cursos, en el citado posgrado, en el área de electrónica analógica y en el área de CAD. En las dos áreas se tiene proyectado ir incorporando temas relacionados con los métodos del mapeo espacial neural. Estos cursos de la maestría son: Diseño Analógico (1MEI104), Circuitos Analógicos Avanzados (1MEI222) y Análisis y Diseño de Circuitos asistido por la Computadora (1MEI105), los cuales se imparten por lo general anualmente.

En el nivel de licenciatura también estaré impartiendo clases, en la carrera de ingeniería electrónica del ITESO. Participaré en la impartición de los cursos de Electrónica I, II y III.

Se tiene contemplado que imparta dos cursos al semestre, uno de licenciatura y otro de maestría, con el fin de contar con tiempo suficiente para el desarrollo de la investigación.

REFERENCIAS BIBLIOGRÁFICAS

[1] S.W. Director, *Computer-Aided Circuit Design, Simulation and Optimization: Benchmark Papers in Electrical Engineering and Computer Science*, Stroudsburg, PA: Dowden, Hutchinson & Ross, 1973.

[2] M.R. Aaron, “The use of least squares in system design,” *IRE Trans. Circuit Theory*, vol. 3, pp. 224-231, 1956.

[3] C.A. Desoer and S.K. Mitra, “Design of lossy ladder filters by digital computer,” *IRE Trans. Circuit Theory*, vol. 8, pp. 192-201, 1961.

[4] D.A. Calahan, “Computer design of linear frequency selective networks,” *Proc. IEEE*, vol. 53, pp. 1701-1706, 1965.

[5] B.R. Smith and G.C. Temes, "An interactive approximation procedure for automatic filter synthesis," *IEEE Trans. Circuit Theory*, vol. 12, pp. 107-112, 1965.
[6] F.H. Branin, "DC and transient analysis of networks using a digital computer," *IRE Intern. Conv. Rec.*, pp. 236-256, 1962.
[7] C. Pottle, "Comprehensive active network analysis by digital computer: a state-space approach," *Proc. Third Ann. Allerton Conf. Circuits and System Theory*, pp. 659-668, 1965.
[8] IBM, "1620 electronic circuit analysis program [ECAP] [1620-EE-02X] user's manual," *IBM Application Program File* H20-0170-1, 1965.
[9] J. Katzenelson, "AEDNET: a simulator for nonlinear networks," *Proc. IEEE*, vol. 54, pp. 1536-1552, 1966.
[10] F.H. Branin, G.R. Hogsett, R.L. Lunde and L.E. Kugel, "ECAP II – a new electronic circuit analysis program," *IEEE J. Solid-Sate Circuits*, Vol. 6, pp. 146-166, 1971.
[11] T.E. Idleman, F.S. Jenkins, W.J. McCalla and D.O. Pederson, "SLIC – A simulator for linear integrated circuits," *IEEE J. Solid State Circuits*, vol. SC-6, pp. 188-204, Aug. 1971.
[12] L. Nagel and R. Rohrer, "Computer analysis of nonlinear circuits, excluding radiation (CANCER)," *IEEE J. Solid-Sate Circuits*, vol. 6, pp. 166-182, 1971.
[13] L.W. Nagel and D.O. Pederson, "Simulation program with integrated circuit emphasis," *Proc. 16th Midwest Sump. Circ. Theory*, Waterloo, Canada, Apr. 1973.
[14] L.W. Nagel, "SPICE2: A computer program to simulate semiconductor circuits," *Univ. of California, Berkley, ERL Memo* UCB/ERL M75/520, May 1975.
[15] E. Cohen, "Program reference for SPICE2," *Univ. of California, Berkley, ERL Memo* ERL- M592, June 1976.
[16] P.W. Tuinenga, *SPICE: A Guide to Circuit Simulation and Analysis Using Pspice*. Englewood Cliffs, NJ: Prentice Hall, 1992.
[17] K.S. Yee, "Numerical solution of initial boundary value problems involving Maxwell's equations in isotropic media", *IEEE Trans. on Antennas and Propagation,* vol. 13, pp. 302-307, 1966.
[18] R.F. Harrington, "Matrix methods for field problems," *Proc. IEEE,* vol. 55, pp. 136-149, 1967.
[19] P. Silvester, "A general high-order finite-element waveguide analysis program," *IEEE Trans. Microwave Theory Tech*., vol. 17, pp. 204-210, 1969.
[20] S. Akhtarzad and P.B. Johns, "Transmission-line matrix solution of waveguides with wall losses," *Elec. Lett*., vol. 9, pp. 335-336, 1973.
[21] D.O. Pederson, "A historical review of circuit simulation," *IEEE Trans. Circuits Syst*., vol. CAS-31, pp. 103-111, Jan. 1984.
[22] A.R. Newton, "Simulation of large-scale integrated circuits," *Univ. of California, Berkley, ERL Memo* ERL- M78/52, July 1978.
[23] A.R. Newton, "Techniques for the simulation of large-scale integrated circuits," *IEEE Trans. Circuits Syst*., vol. CAS-26, pp. 741-749, Sept. 1979.
[24] H. DeMan *et. al*., "DIANA: Mixed mode simulator with a hardware description

language for hierarchical design of VLSI," *IEEE ICCC'80 Conf. Proc.*, Rye, NY, pp. 356-360, Oct. 1980.

[25] B. Martin, "Electronic design automation: analysis and forecast," *IEEE Spectrum*, vol. 36, pp. 57-61, 1999.

[26] L. Geppert, "Electronic design automation," *IEEE Spectrum*, vol. 37, pp. 70-74, 2000.

[27] R. Camposano and M. Pedram, "Electronic design automation at the turn of the century: accomplishments and vision of the future," *IEEE Trans. Computer-Aided Design of I.C. Syst.*, vol. 19, pp. 1401-1403, 2000.

[28] Touchstone, EEsof Inc., Westlake Village, CA, now Agilent EEsof EDA, 1400 Fountaingrove Parkway, Santa Rosa, CA 95403-1799, 1985.

[29] Super-Compact, formerly Compact Software, Communications Consulting Corp., Upper Saddle River, NJ, now Ansoft, 201 McLean Blvd, Paterson, NJ 07504, 1986.

[30] OSA90 Version 1.0, Optimization Systems Associates Inc., P.O. Box 8083, Dundas, Ontario, Canada L9H 5E7, 1990.

[31] C.E. Christoffersen, U.A. Mughal and M.B. Steer, "Object oriented microwave circuit simulation," *Int. J. RF and Microwave CAE*, vol. 10, pp. 164-182, 2000.

[32] D.G. Swanson, "Simulating EM fields," *IEEE Spectrum*, vol. 28, pp. 34-37, 1991.

[33] D.G. Swanson, *EM Field Simulators Made Practical*. Lowel, MA: Corporate R&D Group, M/A-COM Division of AMP, 1998.

[34] M.S. Mirotznik and D. Prather, "How to choose EM software." *IEEE Spectrum*, vol. 34, pp. 53-58, 1997.

[35] K.C. Gupta, "Emerging trends in millimeter-wave CAD," *IEEE Trans. Microwave Theory Tech.*, vol. 46, pp. 747-755, 1998.

[36] Q.J. Zhang and K.C. Gupta, *Neural Networks for RF and Microwave Design*. Norwood, MA: Artech House, 2000.

[37] J.W. Bandler, R.M. Biernacki, S.H. Chen, P.A. Grobelny and R.H. Hemmers, "Space mapping technique for electromagnetic optimization," *IEEE Trans. Microwave Theory Tech.*, vol. 42, pp. 2536-2544, 1994.

[38] J.E. Rayas-Sánchez, *Neural Space Mapping Methods for Modeling and Design of Microwave Circuits*, Ph.D. Thesis (Supervisor: J.W. Bandler), Department of Electrical and Computer Engineering, McMaster University, Hamilton, Ontario, Canada, 2001.

[39] J.W. Bandler, R.M. Biernacki, S.H. Chen, W.J. Getsinger, P.A. Grobelny, C. Moskowitz and S.H. Talisa, "Electromagnetic design of high-temperature superconducting microwave filters," *Int. J. Microwave and Millimeter-Wave CAE*, vol. 5, pp. 331-343, 1995.

[40] J.W. Bandler, R.M. Biernacki, S.H. Chen, R.H. Hemmers and K. Madsen, "Electromagnetic optimization exploiting aggressive space mapping," *IEEE Trans. Microwave Theory Tech.*, vol. 41, pp. 2874-2882, 1995.

[41] M.H. Bakr, J.W. Bandler, R.M. Biernacki, S.H. Chen, and K. Madsen, "A trust

region aggressive space mapping algorithm for EM optimization," *IEEE Trans. Microwave Theory Tech.*, vol. 46, pp. 2412-2425, 1998.

[42] M.H. Bakr, J.W. Bandler, N. Georgieva and K. Madsen, "A hybrid aggressive space-mapping algorithm for EM optimization," *IEEE Trans. Microwave Theory Tech*., vol. 47, pp. 2440-2449, 1999.

[43] J.W. Bandler, R.M. Biernacki, S.H. Chen and D. Omeragić, "Space mapping optimization of waveguide filters using finite element and mode-matching electromagnetic simulators," *Int. J. RF and Microwave CAE*, vol. 9, pp. 54-70, 1999.

[44] J.W. Bandler, N. Georgieva, M.A. Ismail, J.E. Rayas-Sánchez and Q.J. Zhang, "A generalized space mapping tableau approach to device modeling," *European Microwave Conf.* (Munich, Germany), vol. 3, pp. 231-234, 1999.

[45] M.H. Bakr, J.W. Bandler, K. Madsen, J.E. Rayas-Sánchez and J. Søndergaard, "Space mapping optimization of microwave circuits exploiting surrogate models," *IEEE Trans. Microwave Theory Tech*., vol. 48, pp. 2297-2306, 2000.

[46] J.W. Bandler, M.A. Ismail and J.E. Rayas-Sánchez, "Broadband physics-based modeling of microwave passive devices through frequency mapping," *IEEE MTT-S Int. Microwave Symp*. *Digest* (Boston, MA), pp. 969-972, 2000.

[47] M.H. Bakr, J.W. Bandler, Q.S. Cheng, M.A. Ismail and J.E. Rayas-Sánchez, "SMX—A novel object-oriented optimization system," *IEEE MTT-S Int. Microwave Symp*. *Digest* (Phoenix, AZ), pp. 2083-2086, 2001.

[48] J.W. Bandler, M.A. Ismail, J.E. Rayas-Sánchez and Q.J. Zhang, "Neuromodeling of microwave circuits exploiting space mapping technology," *IEEE MTT-S Int. Microwave Symp*. *Digest* (Anaheim, CA), pp. 149-152, 1999.

[49] J.W. Bandler, M.A. Ismail, J.E. Rayas-Sánchez and Q.J. Zhang, "New directions in model development for RF/microwave components utilizing artificial neural networks and space mapping," *IEEE AP-S Int. Symp. Digest* (Orlando, FL), pp. 2572-2575, 1999.

[50] J.W. Bandler, M.A. Ismail, J.E. Rayas-Sánchez and Q.J. Zhang, "Neuromodeling of microwave circuits exploiting space mapping technology," *IEEE Trans. Microwave Theory Tech.*, vol. 47, pp. 2417-2427, 1999.

[51] J.W. Bandler, J.E. Rayas-Sánchez and Q.J. Zhang, "Neural modeling and space mapping: two approaches to circuit design," *XXVI URSI General Assembly* (Toronto, ON), pp. 246, 1999.

[52] J.W. Bandler, J.E. Rayas-Sánchez, F. Wang and Q.J. Zhang, "Realizations of Space Mapping based neuromodels of microwave components," *AP2000 Millennium Conf. on Antennas & Propagation* (Davos, Switzerland), vol. 1, pp. 460, 2000.

[53] J.W. Bandler, J.E. Rayas-Sánchez and Q.J. Zhang, "Software implementation of space mapping based neuromodels of microwave components," *Micronet Annual Workshop* (Ottawa, ON), pp. 67-68, 2000.

[54] M.H. Bakr, J.W. Bandler, M.A. Ismail, J.E. Rayas-Sánchez and Q.J. Zhang,

"Neural space mapping optimization of EM microwave structures," *IEEE MTT-S Int. Microwave Symp*. *Digest* (Boston, MA), pp. 879-882, 2000.

[55] M.H. Bakr, J.W. Bandler, M.A. Ismail, J.E. Rayas-Sánchez and Q.J. Zhang, "Neural space mapping optimization for EM-based design of RF and microwave circuits," *First Int. Workshop on Surrogate Modeling and Space Mapping for Engineering Optimization* (Lyngby, Denmark), 2000.

[56] M.H. Bakr, J.W. Bandler, M.A. Ismail, J.E. Rayas-Sánchez and Q.J. Zhang, "Neural space mapping optimization for EM-based design," *IEEE Trans. Microwave Theory Tech*., vol. 48, pp. 2307-2315, 2000.

[57] J.W. Bandler, M.A. Ismail, J.E. Rayas-Sánchez and Q.J. Zhang, "Neural inverse space mapping EM-optimization," *IEEE MTT-S Int. Microwave Symp*. *Digest* (Phoenix, AZ), pp. 1007-1010, 2001.